

0040098-(1)

(Y')

(19) 日本国特許庁 (JP)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 8-110531

(43) 公開日 平成8年(1996)4月30日

(51) Int. Cl. °	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 F	1/136	5 0 0		
	1/133	5 5 0		
	1/1345			
G 0 9 F	9/00	3 3 8 K 7426-5 H		
		9056-4 M	H 0 1 L 29/78 6 1 4	
	審査請求	有	発明の数 3	O L (全 8 頁) 最終頁に続く

(21) 出願番号 特願平 7-232709  
 (62) 分割の表示 特願昭 61-263278 の分割  
 (22) 出願日 昭和 61 年 (1986) 11 月 5 日

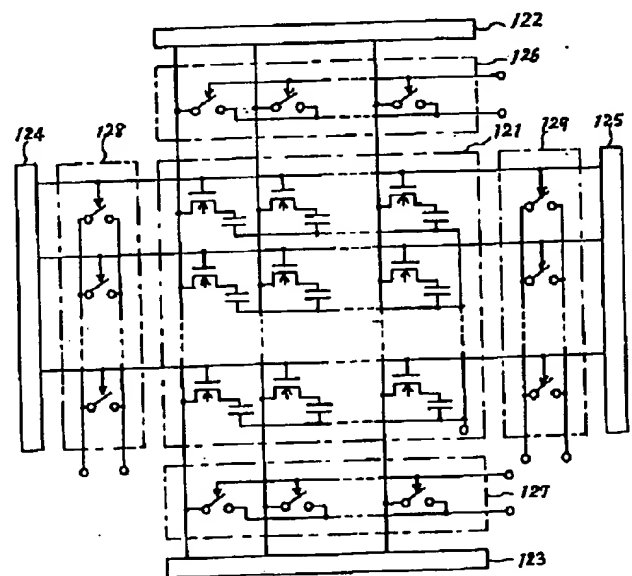
(71) 出願人 000002369  
 セイコーエプソン株式会社  
 東京都新宿区西新宿 2 丁目 4 番 1 号  
 (72) 発明者 松枝 洋二郎  
 長野県諏訪市大和 3 丁目 3 番 5 号 セイコー  
 エプソン株式会社内  
 (74) 代理人 弁理士 鈴木 喜三郎 (外 1 名)

(54) 【発明の名称】 アクティブマトリクスパネル

## (57) 【要約】

【課題】 ドライバーの全出力の検査を、プローブカードで信号を取り出さずに行う。

【解決手段】 データ線または走査線の両端にドライバー回路及びドライバー出力チェック回路を設けて、ドライバー回路からの出力をドライバー出力チェック回路を介して共通出力端子に出力することにより、ドライバー回路の出力の検査を行う。



## 【特許請求の範囲】

【請求項 1】 半導体または絶縁物から成る基板上に設けられた、走査線群、データ線群、前記走査線を駆動する Y ドライバー集積回路、及び前記データ線を駆動する X ドライバー集積回路、及び前記走査線とデータ線の交点に設けられたトランジスタアレイによつて液晶を駆動して成るドライバー内蔵アクティブマトリクスパネルにおいて、薄膜のスイッチング素子の 1 次元アレイを備え、前記スイッチング素子の 1 つの電極はそれぞれ前記走査線または前記データ線に接続され、他の少なくとも 1 つの電極が共通電極に接続されていることを特徴とするアクティブマトリクスパネル。

【請求項 2】 a) X ドライバーの各出力に配列されたスイッチング素子と、前記スイッチング素子を制御する配線と、前記スイッチング素子の信号を取り出す配線とからなる X ドライバー出力チェック回路。

b) Y ドライバーの各出力に配列され、Y ドライバーによつて制御されるスイッチング素子と、前記スイッチング素子に信号を送る配線と、前記スイッチング素子の信号を取り出す配線とからなる Y ドライバー出力チェック回路を備えていることを特徴とする特許請求の範囲第 1 項記載のアクティブマトリクスパネル。

【請求項 3】 a) X または Y ドライバーの各出力に配列されたダイオードアレイ。

b) 前記ダイオードアレイの信号を取り出す配線。

(4) 基板に絶縁物を用い、前記スイッチング素子を薄膜トランジスタで構成したことを特徴とする特許請求の範囲第 1 項または第 2 項記載のアクティブマトリクスパネル。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明はアクティブマトリクスパネルに関する。

【0002】 特にドライバーを検査する手段を備えたドライバー内蔵アクティブマトリクスパネルに関する。

## 【0003】

【従来の技術】 従来のドライバー内蔵アクティブマトリクスパネルの例としては、反射型では「SID (エス・アイ・ディー) 82 ダイジエスト P. 48-49 山崎他」、また透過型では「SID (エス・アイ・ディー) 84 ダイジエスト P. 316 両角」などがある。

【0004】 図 2 は MOSFET を開いたドライバー内蔵アクティブマトリクスパネルの回路図の例である。31 は画素エリアであり、データ線 36、37、38、走査線 39、40、41、及びそれらの交点に設けられた画素トランジスタ 48、49、50 とから成る。画素トランジスタにはそれぞれ画素電極がついており、対向電極 54 との間の液晶の容量が 51、52、53 である。32 はデータ線 36、37、38 を駆動する X ドライバー、33 は走査線 39、40、41 を駆動する Y ドライ

バーである。

## 【0005】

【発明が解決しようとする課題】 しかし前述の従来技術では以下に述べるような問題点を生じる。すなわち、内蔵ドライバーの全出力が正常であるかどうかは、パネル状態にしてみなければわからないという問題点である。基板状態で検査するには、プローブカードでドライバーの全出力の信号を取り出す方法があるが、1 度に数百〜数千のバツドに針を当てるのは極めて困難である。

10 【0006】 そこで本発明はこのような問題点を解決するものであり、その目的とするところは、基板状態で簡単にドライバーの出力をチェックできる回路を備えたドライバー内蔵アクティブマトリクスパネルの実現にある。

## 【0007】

【課題を解決するための手段】 本発明のドライバー内蔵アクティブマトリクスパネルは、薄膜のスイッチング素子の 1 次元アレイを備え、前記スイッチング素子の 1 つの電極はそれぞれ走査線またはデータ線に接続され、他の

20 の少なくとも 1 つの電極が共通電極に接続されていることを特徴とするドライバー内蔵アクティブマトリクスパネル。

【0008】

【作用】 本発明の上記の構成を用いたドライバー内蔵アクティブマトリクスパネルは、ドライバーを動作させると、ドライバーの全出力の信号を共通電極から取り出すことができる。従つてパネル組立てをしなくても、基板状態で簡単にドライバーの検査ができる。

## 【0009】

30 【発明の実施の形態】

【実施例 1】 図 1 は本発明の 1 実施例を示す、ドライバーとその出力チェック回路を内蔵したアクティブマトリクスパネルの回路図である。このパネルは画素エリア 1 と、X ドライバー 2 とその出力チェック回路 4、そして Y ドライバー 3 とその出力チェック回路 5 とから成っている。画素エリアは、データ線 6、7、8 と走査線 9、10、11、及びこれらの交点に配置された画素トランジスタ 18、19、20 とから成る。画素トランジスタにはそれぞれ画素電極がついており、対向電極 24 との間に液晶を介した容量 21、22、25 を形成している。X ドライバー 2 はデータ線 6、7、8 を順次選択し、画像データを書き込む働きを持つ。一方、X ドライバー出力チェック回路 4 は、スイッチング素子 12、13、14 とその制御入力 25 及び出力 26 とから成っている。スイッチング素子をすべて閉じさせるような入力信号を 25 に入れた状態で X ドライバーを動作させると、画像データ 1 行分の信号が出力 26 から取り出せる。もし、この信号に非連続点や電圧レベルに異常な点があれば、そのタイミングに応じた列の動作が不良であることがわかる。Y ドライバー 3 も走査線 9、10、1

1を順決選択するが、ドライバーの出力がハイとローの2値であるので、この信号で制御されるようなスイッチング素子15、16、17とその入出力27、28とでYドライバーチェック回路を構成する。この場合、Yドライバーが動作している間はチェック回路も動作するが、走査線同志がショートするようなことはないためパネルの動作に影響は与えない。Y側をチェックする場合には入力27に適当な信号を入れ、出力28からそれと同じ信号が取り出されることを確認すればよい。

【0010】次に、出力チェック回路の構成例をあげ、具体的な検査方法を説明する。図3はXドライバー出力チェック回路の回路図である。61は画素アレイ部、62はXドライバー、63はYドライバーである。XドライバーはCMOSのクロックドインバータを用いたシフトレジスタと、その出力64、65、66、67のタイミングに応じてビデオ信号VIDからデータ線72、75、74、75にデータを書き込むアナログスイッチ68、69、70、71とから成る。Xドライバー出力チェック回路は、Nチャネルのトランジスタ76、77、78、79と3本の配線TX1、TX2、CXとから成る。Xドライバー内のシフトレジスタ部の検査は、スタートパルスXSPが所定の段数分だけ遅れたタイミングでエンドパルスXEPに出ていることを確認すればよい。シフトレジスタが正常に動作していた場合、Xドライバー出力チェック回路を用いてビット不良がないかを検査する。その方法を図4を用いて説明する。同図XSP、φXはそれぞれシフトレジスタのスタートパルスとクロックの電圧波形である。(a)、(b)、(c)、(d)はシフトレジスタの各段の出力64-67の電圧波形である。TX1をハイ、TX2をローレベルにして、VIDに(e)のような信号を入れると、奇数列のデータ線の信号がCXに(f)のような形で表われる。逆にTX1をロー、TX2をハイレベルにして、VIDに(g)のような信号を入れると、偶数列のデータ線の信号がCXに(h)のような形で表われる。この時、(f)及び(h)の電圧波形が規則正しければビット不良はないということになる。もし不規則な点があれば、そのタイミングから不良の番地がわかる。

【0011】図5はYドライバー出力チェック回路の回路図である。81は画素エリア部、82はXドライバー、83はYドライバーである。Yドライバー出力チェック回路はNチャネルのトランジスタ87、88、89と2本の配線TY、CYとから成る。図6は図5の各部の電圧波形である。YSP、φYはYドライバーのスタートパルスとクロック、(a)、(b)、(c)は走査線84、85、86の信号に対応する。シフトレジスタ部の検査はX側と同様エンドパルスYEPで確認できる。走査線の信号レベルはハイとローの2値しかないため、走査線が選択されると同時にトランジスタ87、88、89もONする。たとえばTYに(d)のような

信号を入れるとCYには(e)のような信号が表れる。この波形が規則正しければビット不良はないということになる。

【0012】〔実施例2〕、図7は本発明の第2の実施例を表わすXドライバー出力チェック回路の回路図である。101は画素エリア、102はXドライバー、105はXドライバー出力チェック回路である。第1の実施例と異なるのはCMOSのトランジスタを用いている点であり、TXBをハイ、TXLをローにしておけば広い電圧範囲のビデオ信号に対して出力をチェックできる。Xドライバーの出力バッファがCMOSで構成されている場合などには、本実施例を用いる方がよい。

【0013】〔実施例3〕図8は本発明の第5の実施例を表わすドライバー内蔵アクティブマトリクスパネルの回路図である。111は画素エリア、112はXドライバー、113はYドライバー、114はXドライバー出力チェック回路、115はYドライバー出力チェック回路である。本実施例の特徴は出力チェック回路をダイオードのアレイで構成したところにある。トランジスタに比べて配線も減り、回路のしめる面積も減少するという長所を持っている。

【0014】〔実施例4〕図9は本発明の第4の実施例を示すドライバー内蔵アクティブマトリクスパネルの回路図である。本実施例の特徴はドライバーを対称に配置し、1本の走査線あるいはデータ線をそれぞれ2つのドライバーで駆動できるように冗長性を持たせたところである。すなわち、本実施例においてはドライバーの出力不良があつても、同じ番地の反対側のドライバーが正常であれば、不良箇所をレーザーリペア等で切断すれば良品となる。本実施例ではこのように修正が可能となるため歩留まりは大幅に向上する。121は画素エリア、122、123が上下のXドライバー、126、127が上下のXドライバー出力チェック回路、124、125が左右のYドライバー、126、127が左右のYドライバー出力チェック回路である。上下、左右のドライバーとチェック回路が対称に配置されている。また本実施例においては画素エリアの上下、左右にチェック回路を設けているため、画素エリア内の断線、ショートもチェックすることができ、信号のタイミングからその番地を割り出すこともできる。

【0015】

【発明の効果】以上述べたように、本発明のドライバー内蔵アクティブマトリクスパネルは、パネル組み立て以前に基板の状態で効率よく検査ができるため、作業時間の短縮、製品のコストダウンが可能となる。また冗長性がある場合には、修正することもでき、歩留まりが大幅に向上する。すなわち、より一層のコストダウンも可能となる。特にドライバーのビット不良に関しては両側のドライバーが同時に不良となる確率は極めて少なく、ほとんどが修正できる。

5

【0016】また、本発明のドライバー内蔵アクティブマトリクスパネルはドライバーのチェックだけでなく、画素エリアの不良箇所を調べることができる。たとえば、データ線と走査線がショートしていればチェック回路の出力タイミングから一意的に番地を求めることができる。また、画素エリアの両側に出力チェック回路を備えていれば、走査線およびデータ線に断線がないかも調べることができる。

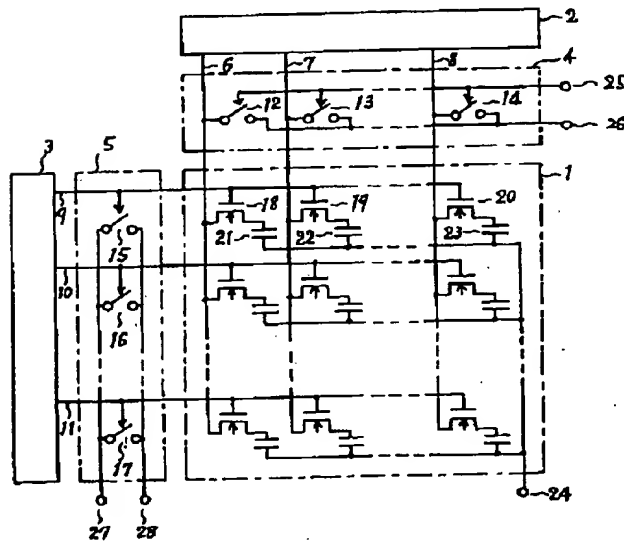
#### 【図面の簡単な説明】

【図1】 ドライバー内蔵アクティブマトリクスパネルの回路図。

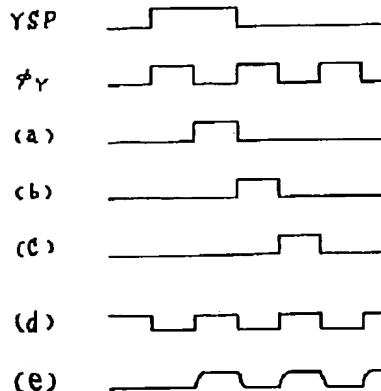
【図2】 従来のドライバー内蔵アクティブマトリクスパネル回路図。

【図3】 Xドライバー出力チェック回路の回路図。

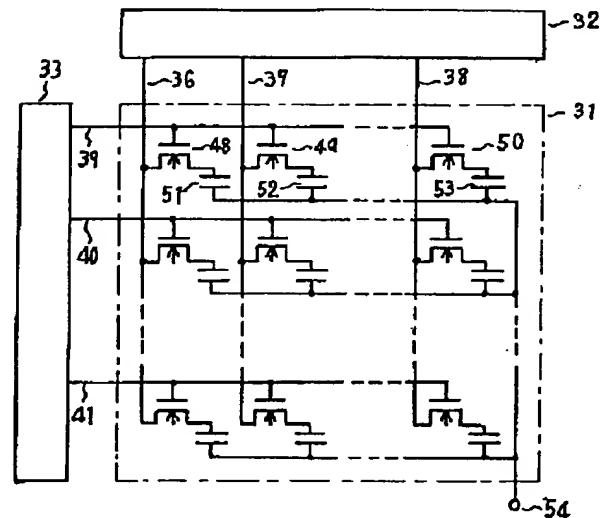
【図1】



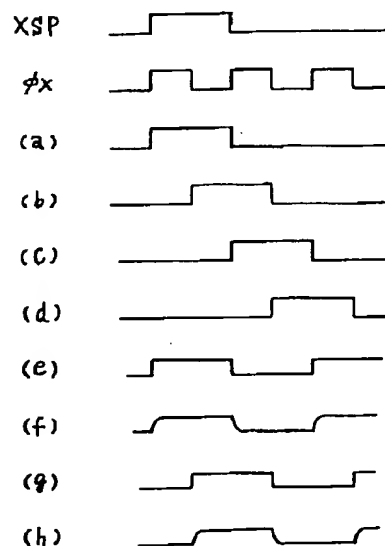
【図6】



【図2】



【図4】



6

【図4】 図3の各部の電圧波形を示す図。

【図5】 Yドライバー出力チェック回路の回路図。

【図6】 図5の各部の電圧波形を示す図。

【図7】 Xドライバー出力チェック回路の回路図。

【図8】 ドライバー内蔵アクティブマトリクスパネルの回路図。

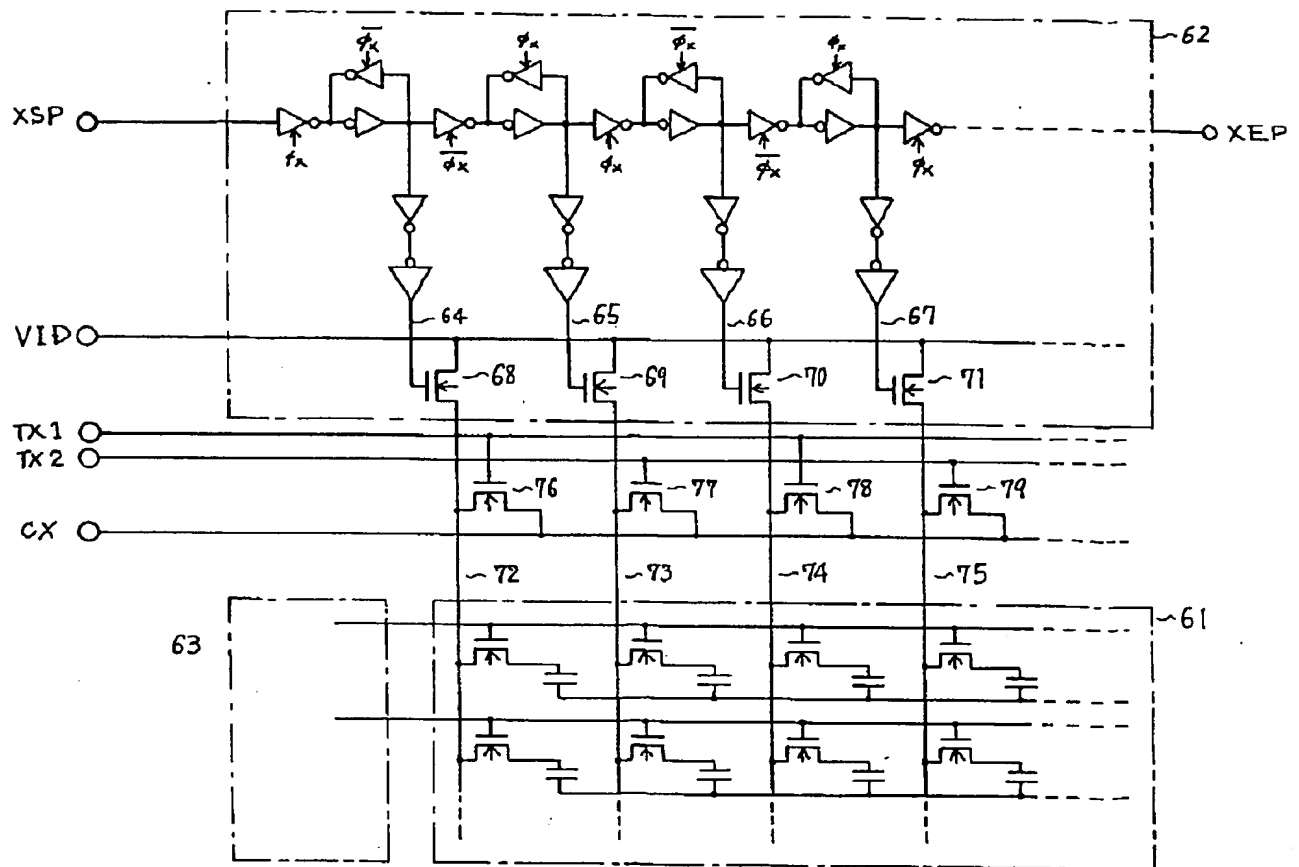
【図9】 ドライバー内蔵アクティブマトリクスパネルの回路図。

#### 【符号の説明】

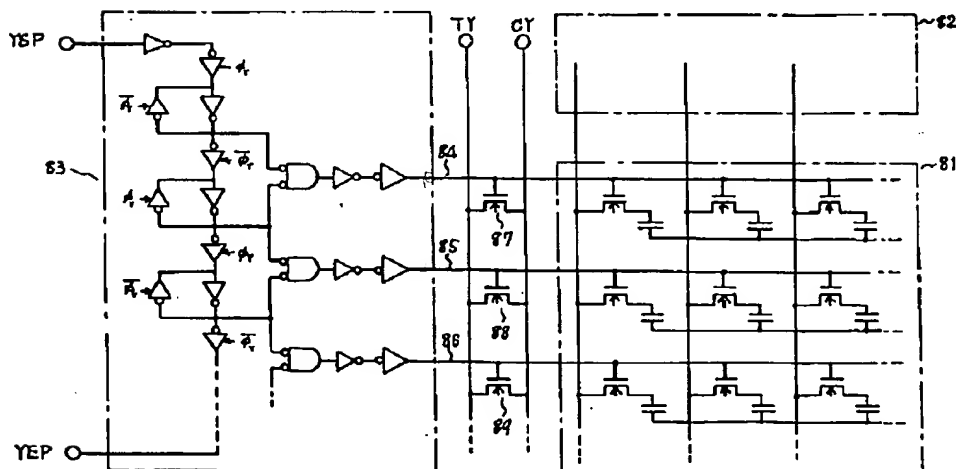
4, 103, 114, 126, 127... Xドライバー出力チェック回路

5, 115, 128, 129... Yドライバー出力チェック回路

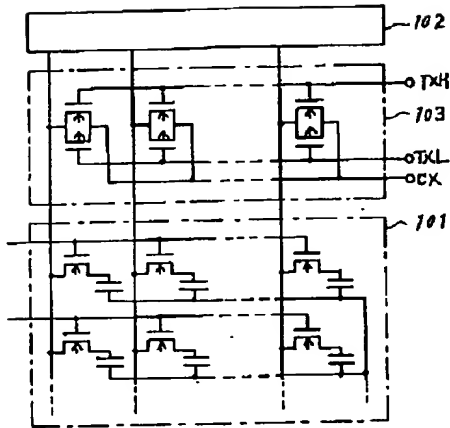
【図3】



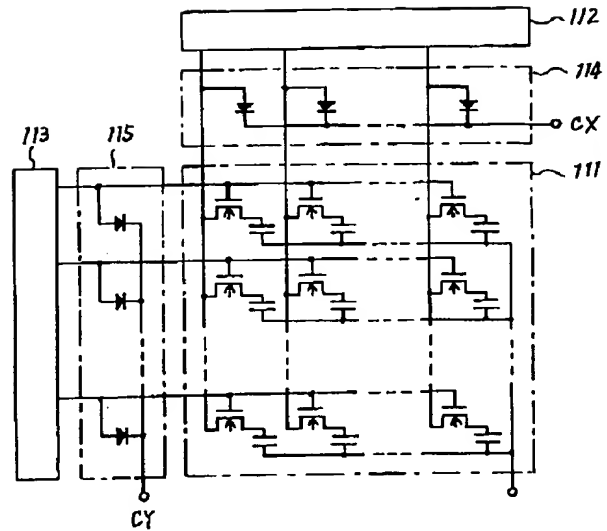
【図5】



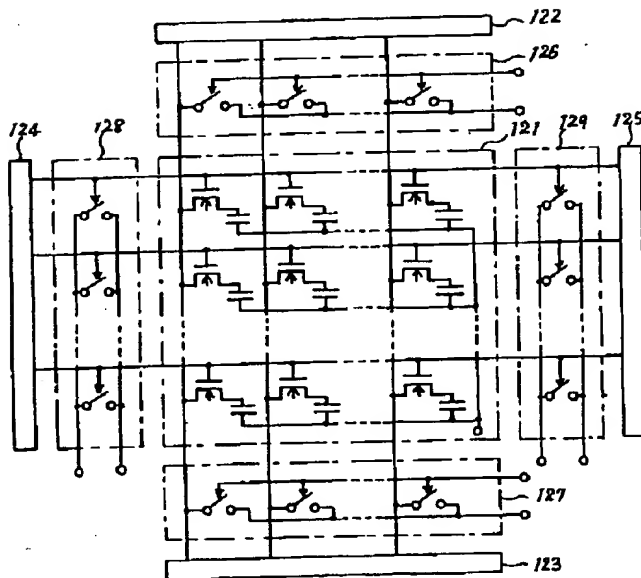
【図 7】



【図 8】



【図 9】



## 【手続補正書】

【提出日】平成 7 年 10 月 11 日

## 【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

## 【特許請求の範囲】

【請求項 1】基板上にマトリクス状に配置された複数の画素電極と、該複数の画素電極にデータ信号を供給して

なる複数のデータ線と、該複数の画素電極に走査信号を供給してなる複数のゲート線と、該複数のデータ線又は該ゲート線の両端に接続されて該データ線又は該ゲート線に出力を供給する複数のドライバ回路と、各ドライバ回路に接続されたドライバ出力チェック回路とを具備し、該ドライバ出力チェック回路は該ドライバ回路からの複数の出力に接続された複数のスイッチング素子と、該複数のスイッチング素子に信号を供給する共通入力端子と、該複数のスイッチング素子に接続されたドライバ

出力のチェック用共通出力端子とを具備することを特徴とするアクティブマトリクスパネル。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0002

【補正方法】変更

【補正内容】

【0002】特にドライバーを検査する手段を備えたアクティブマトリクスパネルに関する。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0006

【補正方法】変更

【補正内容】

【0006】そこで本発明はこのような問題点を解決するものであり、その目的とするところは、基板状態で簡単にドライバーの出力をチェックできる回路を備えたアクティブマトリクスパネルの実現にある。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0007

【補正方法】変更

【補正内容】

【0007】

【課題を解決するための手段】本発明のアクティブマトリクスパネルは、基板上にマトリクス状に配置された複数の画素電極と、該複数の画素電極にデータ信号を供給してなる複数のデータ線と、該複数の画素電極に走査信号を供給してなる複数のゲート線と、該複数のデータ線又は該ゲート線の両端に接続されて該データ線又は該ゲート線に出力を供給する複数のドライバ回路と、各ドライバ回路に接続されたドライバ出力チェック回路とを具備し、該ドライバ出力チェック回路は該ドライバ回路からの複数の出力に接続された複数のスイッチング素子と、該複数のスイッチング素子に信号を供給する共通入力端子と、該複数のスイッチング素子に接続されたドライバ出力のチェック用共通出力端子とを具備することを特徴とする。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0008

【補正方法】変更

【補正内容】

【0008】

【作用】本発明の上記の構成を用いたアクティブマトリクスパネルは、ドライバーを動作させると、ドライバーの全出力の信号を共通電極から取り出すことができる。従つてパネル組立てをしなくても、基板状態で簡単にドライバーの検査ができる。

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0009

【補正方法】変更

【補正内容】

【0009】〔実施例4〕図9は本発明の第4の実施例を示すドライバー内蔵アクティブマトリクスパネルの回路図である。本実施例の特徴はドライバーを対称に配置し、1本の走査線あるいはデータ線をそれぞれ2つのドライバーで駆動できるように冗長性を持たせたところである。すなわち、本実施例においてはドライバーの出力不良があつても、同じ番地の反対側のドライバーが正常であれば、不良箇所をレーザーリペア等で切断すれば良品となる。本実施例ではこのように修正が可能となるため歩留まりは大幅に向上する。121は画素エリア、122、123が上下のXドライバー、126、127が上下のXドライバー出力チェック回路、124、125が左右のYドライバー、126、127が左右のYドライバー出力チェック回路である。上下、左右のドライバーとチェック回路が対称に配置されている。また本実施例においては画素エリアの上下、左右にチェック回路を設けているため、2つのドライバー回路のうち、一方の側のドライバー回路の出力を他方の側に設けたドライバー出力チェック回路の出力端子に出力すれば、画素エリア内の断線、ショートもチェックすることができ、信号のタイミングからその番地を割り出すこともできる。

【手続補正7】

【補正対象書類名】明細書

【補正対象項目名】0015

【補正方法】変更

【補正内容】

【0015】

【発明の効果】以上述べたように、本発明のアクティブマトリクスパネルは、パネル組み立て以前に基板の状態で効率よく検査ができるため、作業時間の短縮、製品のコストダウンが可能となる。また冗長性がある場合には、修正することもでき、歩留まりが大幅に向上する。すなわち、より一層のコストダウンも可能となる。特にドライバーのピット不良に関しては両側のドライバーが同時に不良となる確率は極めて少なく、ほとんどが修正できる。

【手続補正8】

【補正対象書類名】明細書

【補正対象項目名】0016

【補正方法】変更

【補正内容】

【0016】また、本発明のアクティブマトリクスパネルはドライバーのチェックだけでなく、画素エリアの不良箇所を調べることができる。たとえば、データ線と走査線がショートしていればチェック回路の出力タイミングから一意的に番地を求めることができる。また、画素

エリアの両側に出力チェック回路を備えていれば、走査  
線およびデータ線に断線がないかも調べることができ

---

フロントページの続き

(51) Int. Cl.<sup>6</sup>

識別記号

庁内整理番号

F I

技術表示箇所

H O 1 L 29/786



(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **08110531 A**

(43) Date of publication of application: **30 . 04 . 96**

(51) Int. Cl

**G02F 1/136**  
**G02F 1/133**  
**G02F 1/1345**  
**G09F 9/00**  
**H01L 29/786**

(21) Application number: **07232709**

(22) Date of filing: **11 . 09 . 95**

(62) Division of application: **61263278**

(71) Applicant: **SEIKO EPSON CORP**

(72) Inventor: **MATSUEDA YOJIRO**

(54) **ACTIVE MATRIX PANEL**

COPYRIGHT: (C)1996,JPO

(57) Abstract:

PURPOSE: To simplify the inspection of a driver output in a substrate state by providing a common input terminal supplying a signal to a switching element connected to the output of a driver circuit and a common output terminal for checking the driver output.

CONSTITUTION: A pixel area is constituted of data lines 6-8, scanning lines 9-11 and pixel transistors 18-20 arranged on these intersected points, and an X driver 2 selects the data lines 6-8 successively to write the image data. On the other hand, an X driver output check circuit 4 is constituted of the switching elements 12-14, its control input terminal 25 and an output terminal 26, and when the X driver 2 is operated in the state where an input signal so as to close all switching elements 12-14 is inputted to the common input terminal 25, the signal by one row of the image data is taken out from the common output terminal 26. If a discontinuous point and an abnormal point in a voltage level exists in the signal, it is found that the operation of a column according to its timing is defective.

